

## J.L.S. INFORMATIQUE

2, rue Clément ADER

B.P. 50065

57972 YUTZ CEDEX

Tel : 33 (0)3 82 86 00 16

Fax : 33 (0)3 82 86 00 12

URL : [www.jls-info.com](http://www.jls-info.com)

**CPU537**

**Carte universelle à SAB80C537**

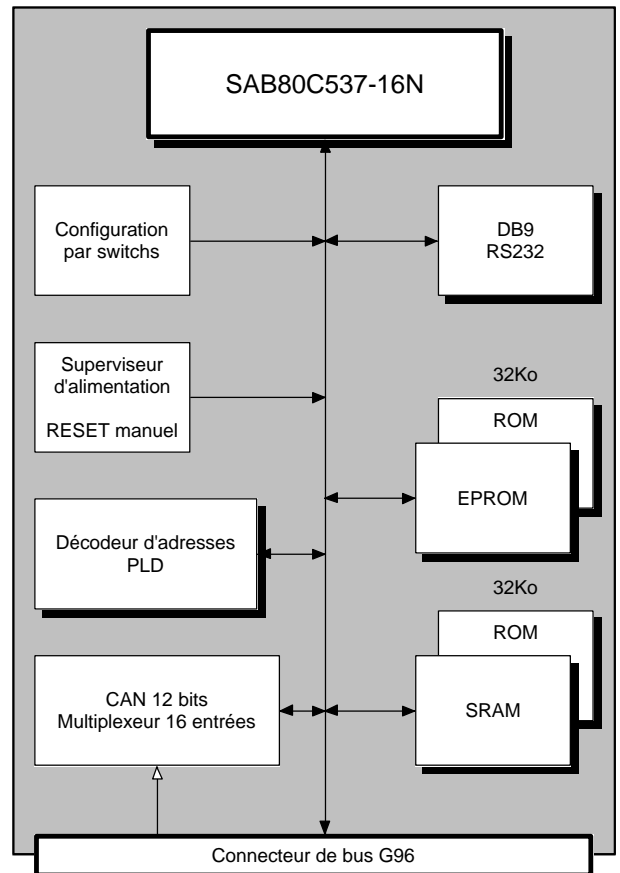
# Caractéristiques générales

La carte **CPU537** est une carte universelle à microcontrôleur 8 bits équipée de 32Ko de ROM, 32Ko de RAM, d'un convertisseur analogique/numérique 12 bits à 16 entrées multiplexées, d'un superviseur d'alimentation et deux ports de communication RS232.

La carte dispose d'une prise Sub-D 9 points RS232 en façade, d'un bouton-poussoir de RAZ et d'un connecteur G96 à trois rangées pour une implantation sur un bus.

- Microcontrôleur SAB80C537, jusqu'à 16MHz
- 32Ko de RAM externe, RAM sauvegardée
- 256o de RAM interne
- 32Ko d'EPROM externe, ROM OTP
- 16 entrées analogiques  $\pm 5V$  multiplexées
- Convertisseur A/N 12 bits 6 $\mu$ s
- Deux UART TTL sur bus G96, dont une RS232 sur DB9
- I/O programmables et signaux processeur sur G96
- Dimensions 160mm x 100mm x 20mm
- Fonctionnement de 0°C à 60°C
- Superviseur d'alimentation, Reset automatique
- DIP Switch de configuration
- +5V, -15V, +15V, consommation maximum de 120mA

✓ Sans utilisation du CAN, seul l'alimentation +5V est nécessaire



## Brochage du connecteur de bus G96

PIN	Colonne A	Colonne B	Colonne C
1	GND	GND	GND
2	A0	A8	GND (24V)
3	A1	A9	GND (24V)
4	A2	A10	n.u.
5	A3	A11	VPP (+24V)
6	A4	A12	VPP (+24V)
7	A5	A13	P1.1
8	A6	A14	P1.0
9	A7	A15	P1.3
10	P1.6	P1.4	P1.2
11	P1.5	P1.7	P3.5 T1
12	P3.4 T0	P3.3 /INT1	P3.1 TxD
13	P3.0 RxD	P7.0	P7.1
14	P7.2	P7.3	P7.4
15	P7.5	P7.6	P7.7
16	P4.7	P4.6	P4.5
17	P4.4	P4.3	AnaIn 0
18	AnaIn 1	AnaIn 2	AnaIn 3
19	AnaIn 4	AnaIn 5	AnaIn 6
20	AnaIn 7	AnaIn 8	AnaIn 9
21	AnaIn 10	AnaIn 11	AnaIn 12
22	AnaIn 13	AnaIn 14	AnaIn 15
23	D0	D4	n.u.
24	D1	D5	n.u.
25	D2	D6	n.u.
26	D3	D7	n.u.
27	n.u.	AnaOut1	AnaOut2
28	P3.7 /RD	P3.6 /WR	/RST
29	n.u.	P6.1	P6.2
30	Vdd +15V	Vee -15V	GND
31	Vcc +5V	Vcc +5V	Vcc +5V
32	GND	GND	GND

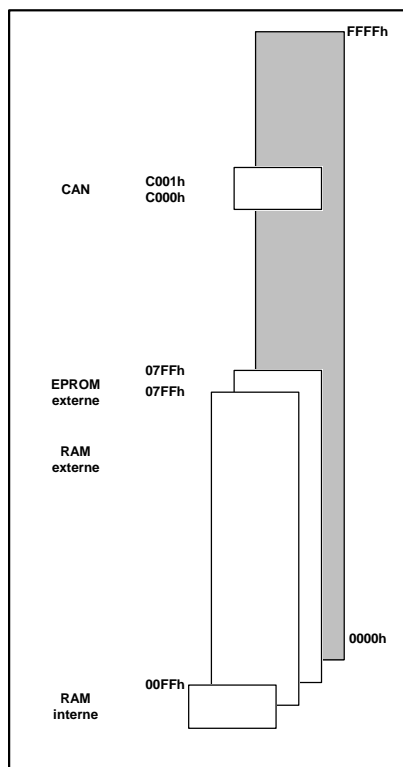
- ✓ Certains signaux issus du microcontrôleur sont partagés entre un port d'entrée / sortie et une ressource interne, attention à leur utilisation !
- ✓ L'alimentation +24V n'intervient pas dans le fonctionnement de la carte, il s'agit d'un repérage pour certaines applications industrielles.

## Brochage du connecteur DB9 RS232

PIN	Description
2	RxD
3	TxD
5	GND

## Plans mémoires

- **ROM programme** 0000h à 7FFFh (activation par /PSEN)
- **RAM externe données** 0000h à 7FFFh (activation par /RD et /WR)
- **RAM interne données** 0000h à 00FFh
- **Donnée CAN** C000h quartet haut et quartet médium, C001h quartet bas et 0h\*
- **R/C CAN** P5.7
- **/CS CAN** P5.6
- **/BUSY CAN** P3.2
- **Multiplexeur** port P6.4 à P6.7



\* : voir chapitre "Méthodes d'utilisation des sous – ensembles", rubrique CAN

# Codes sources

## RAM externe

La lecture et l'écriture de la RAM externe se font par les instructions suivantes :

```
mov    DPTR,#Pointeur      ; Pointeur est l'adresse de la donnée en RAM externe
movx   A,@DPTR             ; Lecture
inc    A                   ; Calcul
movx   @DPTR,A             ; Ecriture
```

## RAM interne

La lecture et l'écriture de la RAM interne se font par les instructions suivantes :

```
mov    R0,#Pointeur       ; Pointeur est l'adresse de la donnée en RAM interne
mov    A,@R0               ; Lecture
add    A,#05h              ; Calcul
mov    @R0,A               ; Ecriture
```

## CAN

Une conversion du CAN est initié par le signal *Start Of Convert*. Le résultat de mesure est obtenu en lisant deux octets dans la plage mémoire externe après le signal *End Of Convert*. On peut utiliser ces deux routines :

```
Soc:
    clr    RC_Adc           ; Impulsion de commande ADC
    clr    CS_Adc           ; Impulsion de commande ADC
    setb   RC_Adc
    setb   CS_Adc
    ret

Eoc:
    jb     BY_Adc,Eoc       ; Lecture /BUSY ADC, attente EOC
    mov    DPTR,#Adr_Adc    ; Init adresse DH ADC
    clr    CS_Adc           ; Validation des sorties HiZ ADC
    movx   A,@DPTR         ; Lit DH
    mov    R0,A              ; Sauve dans R0
    inc    DPTR             ; Init adresse DL ADC
    movx   A,@DPTR         ; Lit DL
    mov    R1,A              ; Sauve dans R1
    setb   CS_Adc           ; Standby ADC
    ret
```

Adresse	D7	D6	D5	D4	D3	D2	D1	D0	
C000h	AD11	AD10	AD9	AD8	AD7	AD6	AD5	AD4	DH CAN
C001h	AD3	AD2	AD1	AD0	0	0	0	0	DL CAN

### Multiplexeur

Le multiplexeur est piloté par le quartet haut du port P6. Les voies 1 à 16 sont ainsi sélectionnées par les valeurs 0 à F :

```
mov    P6,#70h                ; Sélection de la voie 8
```

### Entrées-Sorties programmables

Le programmeur dispose de plusieurs lignes de données configurables en entrée ou en sortie : Ports P1 (en totalité), P3 (sauf /RD et /WR), P4 (P4.3 à P4.7), P6 (P6.1 et P6.2), P7 (en totalité) :

```
mov    P1,#12h                ; P1 en sortie avec la donnée 12h
mov    A,P7                    ; Lecture de P7 dans A
```

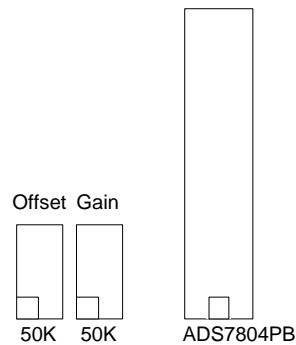
### Signaux processeur

Les signaux processeurs essentiels pour une extension de RAM, d'entrées / sorties ou pour un circuit spécialisé (bus I2C, par ex.) sont disponibles sur le connecteur de bus G96 : D0 à D7, A0 à A15, /RD, /WR, ainsi que les deux ports de communication série. Les autres signaux tels que les demandes d'interruption et les entrées des *Timers* sont partagés avec les lignes des ports concernés.

### CAN ADS7804PB.

La configuration du CAN est semblable à celle définie dans la *data - sheet* de celui-ci. En effet, il permet la conversion de signaux dans une plage de tension de -5V à +5V, à partir d'une alimentation unique  $V_{cc} = +5V$ . La conversion se fait par approximations successives, technique de conversion la plus rapide après la méthode Flash. La conversion s'effectue en moins de 6µs. Les données sont lues par le microcontrôleur au travers de deux latches visibles dans l'espace externe adressable par le microcontrôleur (voir plus haut pour la méthode d'utilisation).

Réglages Gain et Offset (préréglés) :



### Divers.

La fréquence maximale admissible par le SAB80C537-16N est de **16MHz**. Des fréquences de quartz telles que 11.0592MHz ou 14.7456MHz peuvent être utiles pour générer les fréquences de communications sérielles sans erreur. Les équations de la GAL sont protégées à la lecture, ce qui interdit sa duplication.

# Configuration par DIP-Switch

La carte dispose d'un DIP Switch à quatre interrupteurs qui permet de configurer la carte en fonction de ses besoins et du programme qui gère ces switches. Ainsi, on dispose de seize valeurs différentes (0 à F) qui permettent par exemple de choisir une fréquence d'acquisition, un taux de transfert, un nombre d'entrées / sorties, etc. Le DIP Switch est accessible à travers le port P8, les interrupteurs tirent les lignes à la masse et celle-ci sont tirées au niveau haut par un réseau SIL.

Correspondance DS04 / P8 :

I1	I2	I3	I4
P8.0	P8.1	P8.2	P8.3

Exemple d'utilisation :

I1	I2	P8.0	P8.1	Val*
Off	Off	1	1	3
Off	On	1	0	1
On	Off	0	1	2
On	On	0	0	0

```
mov    A,P8                ; Lecture des DIP Switchs
anl    A,#03               ; Récupération de D0 et D1 du port P8
```

\* : valeur lue sur le port P8 après isolation de P8.0 et P8.1.

***J.L.S. INFORMATIQUE***

*2, rue Clément Ader*

*B.P. 50065*

*57972 Yutz, Cedex*

*France*

Tél.: 03 82 86 00 16

Fax : 03 82 86 00 12

**[www.jls-info.com](http://www.jls-info.com)**